

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04200081 A**

(43) Date of publication of application: **21.07.92**

(51) Int. Cl

H04N 5/232

G06F 15/18

G06G 7/60

H04N 5/335

// G02B 21/02

H04N 1/40

(21) Application number: **02333120**

(71) Applicant: **OLYMPUS OPTICAL CO LTD**

(22) Date of filing: **29.11.90**

(72) Inventor: **SHIONOYA KAZUNORI**

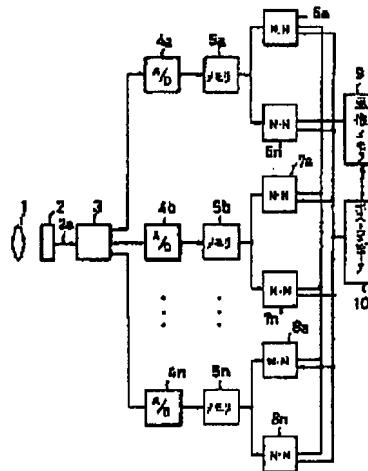
(54) **IMAGE PICKUP DEVICE**

COPYRIGHT: (C)1992,JPO&Japio

(57) Abstract:

PURPOSE: To allow the correction of lens aberrations by correcting the electric signal detected by a CCD using the learning function of neural networks.

CONSTITUTION: Digitalized video signals are inputted to the neural networks 6a to 6n, 7a to 7n, 8a to 8n previously learned by plural training images in such a manner that the light images condensed and inputted by a lens 1 are converted to electric signals by the CCD 2 and a prescribed number of the sample signals are taken out of the digitalized video signals including the aberrations so as to correct the aberrations. The weights of the prescribed digital signals successively inputted from A/D converters 4a to 4n and the threshold are minimized in accordance with the weight previously learned by learning computing means and certain threshold data in the neural networks 6a to 6n, 7a to 7n, 8a to 8n, by which the lens aberrations are corrected. The lens aberrations are corrected and outputted in this way.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-200081

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)7月21日

H 04 N	5/232	Z	8942-5C
G 06 F	15/18		8945-5L
G 06 G	7/60		7052-5B
H 04 N	5/335	V	8838-5C
// G 02 B	21/02	A	8106-2K
H 04 N	1/40	G	9068-5C

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 撮像装置

⑯ 特 願 平2-333120

⑰ 出 願 平2(1990)11月29日

⑱ 発 明 者 塩 野 谷 和 則 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

⑲ 出 願 人 オリンパス光学工業株式会社 東京都渋谷区幡ヶ谷2丁目43番2号

⑳ 代 理 人 弁理士 坪 井 淳 外2名

明 細 書

1. 発明の名称

撮 像 装 置

2. 特許請求の範囲

光学的レンズ手段と、

前記光学的レンズ手段により集光された光像を電気信号に変換する光電変換手段と、

前記光電変換手段からの電気信号が、デジタル信号に変換されるA/D変換手段と、

前記A/D変換手段から所定のデジタル信号が入力する複数のニューロンユニットと、

前記複数のニューロンユニットに所定トレーニング画像を用いて、該ニューロンユニットのそれぞれに対応付ける重みと閾値データを予め学習させる学習演算手段と、

前記複数のニューロンユニットが複数段の階層構造で隣接する階層間に結合して構成され、学習演算手段が予め学習した重みと閾値データに基づき、前記A/D変換手段から順次入力される前記所定

によって、レンズ収差を補正するニューラルネットワークとを具備することを特徴とする撮像装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は撮像装置に係り、特にニューラルネットワークを用いてレンズの収差を補正するのに好適する撮像装置に関する。

(従来の技術)

一般的にレンズにより集光され結像された時に、完全な結像からずれて、光学収差(以下、レンズ収差とする)と称されるずれが生じる場合がある。

このレンズ収差には、例えば、球面収差、コマ収差、非点収差、色収差等があり、他に像面の湾曲、歪曲等がある。

そしてレンズにより集光された光像を受光したCCD(charge-coupled device)等の撮像素子から映像信号を検出する撮像装置があり、この撮像装置では、レンズ収差を補正するのに補正レンズを何群も用いたり、非球面レンズを用いていた。

(発明が解決しようとする課題)

しかし、前述したレンズによるレンズ収差の補正は、レンズを何群も用いたため、レンズ系が大型化したり、また非球面レンズを用いたため、レンズの加工が複雑になっている。

そこで本発明は、ニューラルネットワークの学習機能を用いて、CCDで検出された電気信号を補正することによってレンズ収差の補正を行う撮像装置を提供することを目的とする。

(課題を解決するための手段)

本発明は上記目的を達成するために、光学的レンズ手段と、前記光学的レンズ手段により集光された光像を電気信号に変換する光電変換手段と、前記光電変換手段からの電気信号が、デジタル信号に変換されるA/D変換手段と、前記A/D変換手段から所定のデジタル信号が入力する複数のニューロンユニットと、前記複数のニューロンユニットに所定トレーニング画像を用いて、該ニューロンユニットのそれぞれに対応付ける重みと閾値データを予め学習させる学習演算手段と、

第1図のブロック図は、本発明に係る撮像装置の概略的な構成を示す。

この撮像装置の構成は、まずレンズ1によって集光された光信号が、CCD2の画素に入射し、該CCD2から映像信号(電気信号)2aが検出され、プロセス処理装置3に送出される。この電気信号は、レンズによる例えば、色収差を含んでいる。

そしてプロセス処理装置3は、所定の処理をした後、例えばRGB信号に変換して、A/D変換器4a~4nに送出する。前記RGB信号は、A/D変換器4a~4nでデジタル信号に変換され、メモリ素子5a~5nに格納される。ここでプロセス処理された信号が、RGB信号であれば、3種類の信号となり、A/D変換器4a~4nとメモリ素子5a~5nは、3組で実行することができる。勿論プロセス処理された信号は、RGB信号に限られることはなく、Y、C信号等の他の形態であっても良い。また、前記CCD2

前記複数のニューロンユニットが複数段の階層構造で隣接する階層間に結合して構成され、学習演算手段が予め学習した重みと閾値データに基づき、前記A/D変換手段から順次入力される前記所定のデジタル信号の重みと閾値を最小にすることによって、レンズ収差を補正するニューラルネットワークとを有する撮像装置が提供できる。

(作用)

以上のような構成の撮像装置によれば、レンズで集光し入力された光像がCCDによって電気信号に変換され、収差を含むデジタル化された映像信号から所定数のサンプル信号を取出す。そして収差を補正するように予め複数のトレーニング画素によって学習したニューラルネットワークに前記デジタル化された映像信号を入力し、レンズ収差を補正する撮像装置を提供することができる。

(実施例)

以下、図面を参照して本発明の一実施例を詳細に説明する。

収差のみに限られない。

そして前記メモリ素子5a~5nに格納されたRGB画像信号は、第2図に示すように、M×N個に分割されて、ニューラルネットワーク6a~6n, 7a~7n, 8a~8nに送出される。このように画像をブロック化することによって、1つのブロックに含まれる画素数を少なくでき、ニューラルネットワークを小規模化して、学習時間の短縮化を図ることができる。

さらに後述する方法で収差を補正するように予め学習した前記ニューラルネットワークから送出された収差が補正されたRGB信号は、画像メモリ素子9に入力する。

この画像メモリ素子9は、ホストコンピュータ10の制御に基づき、格納する収差が補正された画像信号が読出され、出力表示される。

また、これら一連の学習や処理をホストコンピュータ10の制御によって実行される。

ここで、実施例に用いられるニューラルネット

この第3図(a)のニューラルネットワークは、3層の階層構造であり、同一の階層に属するニューロンユニット間には結合がなく、隣り合う階層のニューロンユニット間にのみ結合がある。そして各層は入力側から入力層11、中間層12、出力層13と称される。

そして前記入力層11に入力される信号は、第3図(b)に示すCCDの各画素に対応している。

次に各ニューロンユニットは次式、

$$y = f \left(\sum_{i=1}^n W_i \cdot x_i - \theta \right) \quad \dots (1)$$

に基づいた処理を行う。ここで記号 x_i は、着目しているニューロンの属する層の1つ前の層に属する i 番目のニューロンユニットの出力であり、記号 W_i は、前記 i 番目のニューロンユニットとの結合の強さを表す重みである。記号 n は、着目しているニューロンユニットの属する1つ前の層に属する全部のニューロンユニットの数であり、記号 θ は、着目しているニューロンユニットの入力閾値、記号 y は、出力値である。さらに記号 f

は、次式、

$$f(x) = 1 / (1 + e^{-x}) \quad \dots (2)$$

に示すシグモイド関数である。

次に第4図は、本実施例のニューラルネットワークの構成を示すブロック図であり、第5図は、該ニューラルネットワークを構成するニューロンユニットの構成を示すブロック図である。

このニューラルネットワークの構成は、図示されないA/D変換器によってデジタル化されたRGB信号を格納するメモリ素子20からバッファ21を介して、例えば、4個のニューロンユニット22a~22dに前記RGB信号が入力される。

ここでは、中間層に属するニューロンユニットの数を4個としているが、これに限定されるものではない。また、出力層のニューロンユニット数は画像の1ブロックの画素数 $s \times t$ である。また、前記メモリ素子20が入力層に相当している。

すなわち、前記メモリ素子20に記憶されているデータが入力層に属するニューロンユニット

22a~22dの出力に対応している。

前記メモリ素子20の最初のデータが前記バッファ21を通してニューロンユニット22a~22d、23a~23nに送出される。

各ニューロンユニットでは、後述する方法で学習した学習データに基づき、収差を補正した出力信号を画像メモリ素子24に送出する。すなわち、前記画像メモリ素子24に格納された値は収差が補正された映像信号である。

前記ホストコンピュータ25は、この値を前記画像メモリ素子24から読出し、出力表示する。

また、コントローラ26は、前記ニューロンユニット22a~22d、23a~23nを同時に且つ並列的に動作させるための同期信号を発生する。

そして第5図に示すように各ニューロンユニットの構成を示し、ニューラルネットワークの学習データの作成について説明する。

このニューロンユニット22内の演算器26は、

の最初のデータと前記メモリ素子20(図示せず)から送られてきた最初のデータとの積が計算され、レジスタ28に格納される。次に前記メモリ素子20の2番目のデータと重みメモリ素子27の2番目のデータとの積が計算され、その積と前記レジスタ28の内容の和が計算され、改めて前記レジスタ28に格納される。

同様の処理がメモリ素子20のデータについて繰り返し行われ、前記メモリ素子20に格納されている最後のデータの処理が完了すると、前記レジスタ28には、前述した(1)式のニューロンユニットの出力 x_i と重み W_i との積の n までの和が記憶される。ここで、記号 n は前記メモリ素子20に格納されているデータの数で入力ユニット数に対応している。

次に前記レジスタ28の内容から予め閾値メモリ素子29に格納されている前記(1)式のニューロンユニットの入力閾値 θ に対応する値が取り出され、同様に関数テーブル30に格納されてい

り前記(1)式の出力 y が求められ、ニューロンユニットの出力として出力バッファ31に格納される。

このような処理は、ニューロンユニット22a～22dについて、同時に且つ並列的に実行される。

さらに前記ニューロンユニット23a～23nについて前述したニューロンユニット22a～22dと同様の処理が行われる。

しかし入力データに関して、前記ニューロンユニット22a～22dではメモリ素子20から入力されたが、前記ニューロンユニット23a～23nは、前記ニューロンユニット22a～22dの出力バッファ31から順次読み出されたデータが入力データとなる。

まず、最初にニューロンユニット22aの出力バッファのデータが読み出され、各ニューロンユニット23a～23nに、予め重みメモリ素子27に格納されている前記ニューロンユニット22aとの結合の重みとの積が演算器26で計算

素子24に送られる。

このような処理は、第1図の前記メモリ素子4a～4nに記憶されているRGB画像に対して、前記ニューラルネットワーク6a～6n, 7a, 7n, 8a～8nによって、同時に且つ並列的に実行される。

まず、ニューラルネットワークの中間層および出力層に属するニューロンユニットの前記(1)式における重み W_i と閾値 θ の決定は、通常のノイマン型のホストコンピュータ25を用いて、ラメルハート(Rumelhart)等によって考案されたバックプロパゲーション・アルゴリズム(一般化デルタルールとも称される)によって行われ(D. E. ラメルハート, J. L. マクレランド, PDPリサーチグループ著、甘利俊一監訳、「PDPモデル」第8章、産業図書、1989年)により得られた結果を通常の撮像をする前に、ニューラルネットワーク6a～6n, 7a～7n, 8a～8nの各ニューロンユニットの重みメモリ

され、レジスタ28に格納される。

次にニューロンユニット22bの出力バッファ31の内容について、各ニューロンユニット23a～23nの重みメモリ素子27に格納されているニューロンユニット22bとの結合の重みとの積が計算され、レジスタ28の内容と加え合わせた後、再びレジスタ28に格納される。

このような処理をニューロンユニット22c, 22dにも繰返し行い、各ニューロンユニット23a～23nのレジスタ28には、前述した(1)式のニューロンユニットの出力 x_i と重み W_i との積の「4」までの和が記憶される。ここで、「4」は中間ユニット数である。

次に前記レジスタ28の内容から予め閾値メモリ素子23に格納されている各ニューロンユニット23a～23nの閾値が取り出され、関数テーブル30に予め格納されている前記(2)式の $f(x)$ と x との対応関係により前記(1)式の出力 y が求められ、ニューロンユニット23a～23nの出力バッファ31を通して、画像メモリ

される。

前記ニューラルネットワークの学習データの作成に相当する前記重み W_i と閾値 θ の決定方法を第1図の構成部材を参照して説明する。

そしてトレーニング画像(例えば、カラーチャートや各種表示画像等)について、前述した第1図に示す撮像装置で撮像する。

撮像されたトレーニング画像は、プロセス処理3でRGB信号に変換され出力される。このRGB信号は、前記A/D変換器4a～4nでデジタル化され、前記メモリ素子5a～5nにそれぞれ格納される。

この格納されたRGB信号を $s \times t$ のブロックに分割して、ポストコンピュータ10に読み込み、同時に元のトレーニング画像を $s \times t$ の大きさのブロックに分割して、教師データとする。この教師データは、先のメモリ素子5a～5nのデータと共に、学習データとして登録する。

次に他の多数のトレーニング画像についても同

学習データを得る。

このようにして得られた前記学習データを各RGBに対するm個のトレーニング画像について、 $M \times N$ 個のニューラルネットワークの学習データをベクトル $(\vec{x}_j^i, \vec{d}_j^i) \dots (\vec{x}_j^{M \times N}, \vec{d}_j^{M \times N})$ とする。ここで、ベクトル \vec{x}_j^i ($i = 1, \dots, m, j = 1, \dots, M, k = 1, \dots, N$)は、1つのトレーニング画像に対して、jk番目のニューラルネットワークが処理するデータをベクトルで表したものである。このベクトルの要素の数は、ブロックに含まれる画素数と一致し、ニューラルネットワークの入力層のニューロンユニット数となる。

またベクトル \vec{d}_j^i ($i = 1, \dots, m, j = 1, \dots, M, k = 1, \dots, N$)は、色収差が補正され、すなわち、原画像と一致してニューラルネットワークの出力層に所望するベクトルパターンであり、要素の数は、入力ユニット数と一致している。

そして前記バックプロパゲーション・アルゴリズムによる各ニューラルネットワークは、

$$\Delta W_{f,h}^{i,k} = \varepsilon \sum_{j=1}^m \sum_{k=1}^N (y_j^{i,k} - d_j^{i,k}) (1 - y_j^{i,k}) y_j^{i,k} W_{f,h}^{i,k} \times (1 - y_j^{i,k}) y_j^{i,k} y_j^{i,k}$$

で与えられる。ここで、記号 ε は正の定数である(3)、記号 $y_j^{i,k}$ 、 $y_j^{i,k}$ は、それぞれ学習データベクトル \vec{x}_j^i をjk番目のニューラルネットワークに入力した時の出力層のユニットf、中間層のユニットgの出力である。記号 $y_j^{i,k}$ は、ベクトル \vec{x}_j^i のh番目の要素であり、記号rは、出力ユニットの数である。なお、閾値 θ については、各ニューロンユニットに対して、常に「-1」が入力する端子の重みと、考えれば、前記(4)式と前記(5)式によって求めることができる。

それぞれの結合の重みに対して、前記(4)式と前記(5)式を繰り返し実行して前記(3)式の $E^{i,k}$ が十分小さくなったところで処理を完了して、その時の重みの値を各ニューロンユニットの重みメモリ素子27と閾値メモリ素子29とに格納させる。

このような処理をRGB信号のそれぞれの画像

$$E^{i,k} = \frac{1}{2} \sum_{j=1}^m (\vec{y}_j^i - \vec{d}_j^i)^2 \quad \dots (3)$$

を最小にするように各ニューロンユニットの重みと閾値を変化させていく。ここで、ベクトル \vec{y}_j^i ($i = 1, \dots, m$)は、学習データベクトル \vec{x}_j^i をjk番目のニューラルネットワークに入力したときに得られるニューラルネットワークの出力である。

また、m組のデータを1度ずつ入力して $E^{i,k}$ が最も減少するように重みを変化させると、出力層のニューロンユニットfと中間層のニューロンユニットgとの間の重みの変化量 $\Delta W_{f,h}^{i,k}$ は、

$$\Delta W_{f,h}^{i,k} = \varepsilon \sum_{j=1}^m (y_j^{i,k} - d_j^{i,k}) (1 - y_j^{i,k}) y_j^{i,k} y_j^{i,k} \quad \dots (4)$$

で与えられ、中間層のニューロンユニットgと入力層のニューロンユニットhの間の重みの変化量 $\Delta W_{h,r}^{i,k}$ は、

を処理する $M \times N$ 個のニューラルネットワークのすべてについて行う。

従って、重みの値と閾値の最小値を求めることを繰り返し行い、出力 $E^{i,k}$ が十分小さくなった時に、レンズの収差の補正が完了したと見なす。

以上ような本発明の撮像装置は、入力された光信号がCCDによって、電気信号に変化された後、ニューラルネットワークでレンズの収差の補正を行うため、従来のようなレンズの複雑な設計をする必要がなくなり、また、個々のレンズに対応してニューラルネットワークが学習され、収差が補正されるので、個々のレンズの精度を高める必要がなくなる。

さらに複数のレンズの組み合わせによらず、収差の補正をすることができるので、レンズの群数が少なくても済み、前記CCDからの電気信号を複数のブロック単位に分割することにより、メモリ素子の数を少なくすることができる。

さらに本発明の撮像装置は、順次入力される

リアルタイムに実行することができる。

また本発明は、前述した一実施例に限定されるものではなく、他にも発明の要旨を逸脱しない範囲で種々の変形や応用が可能であることは勿論である。

〔発明の効果〕

以上詳述したように本発明によれば、集光された光信号からデジタル化され所定分割されたデジタル信号が予め学習したニューラルネットワークに順次入力され、レンズ収差が補正されて出力される撮像装置を提供することができる。

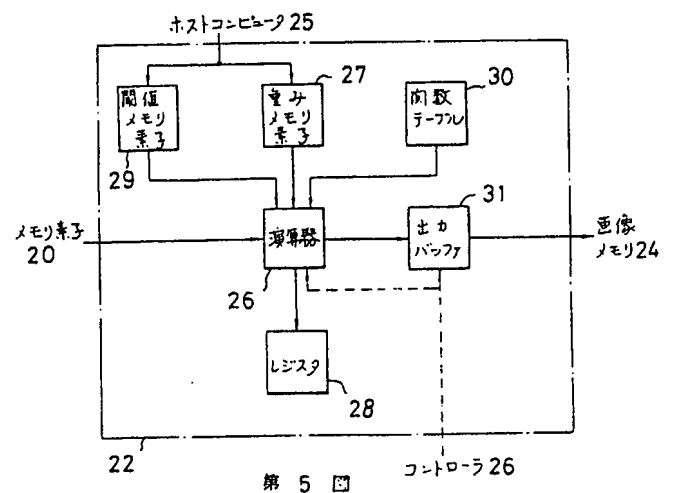
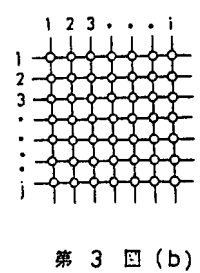
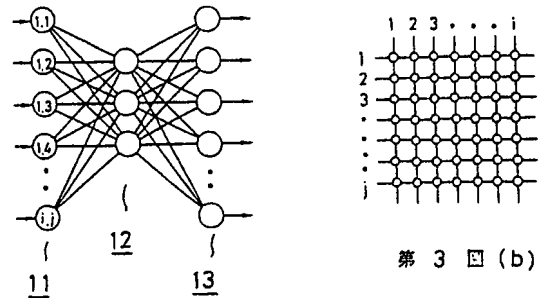
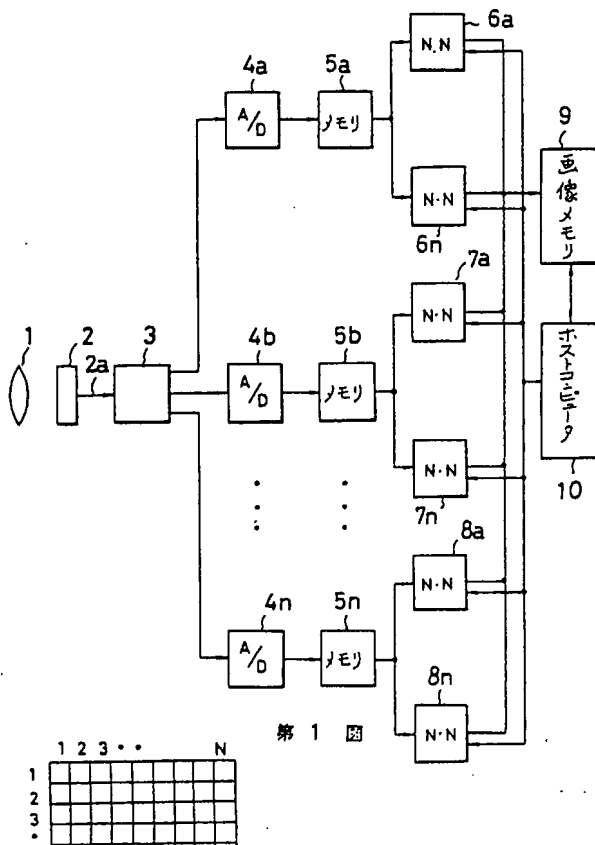
4. 図面の簡単な説明

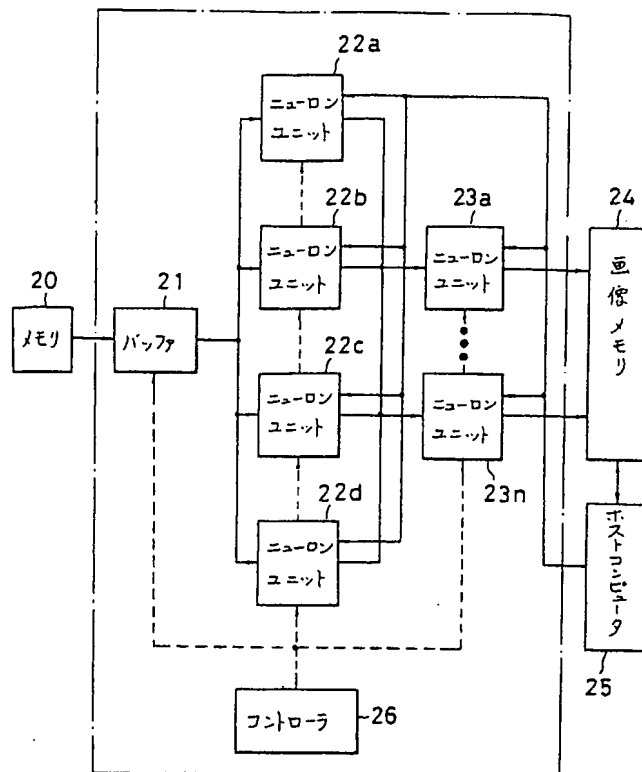
第1図は本発明の一実施例に係る撮像装置の概略的な構成を示すブロック図、第2図はRGB画像信号をM×N個に分割した構成を示す図、第3図(a)はニューラルネットワークの概念的な構成を示す構成図、第3図(b)は入力層の入力信号と対応するCCDの各画素の構成を示す図、第4図はニューラルネットワークの構成を示すブロック図、第5図はニューロンユニットの構成を示す

すブロック図である。

1…レンズ、2…CCD、2a…映像信号（電気信号）、3…プロセス処理装置、4a～4n…A/D変換器、5a～5n…メモリ素子、6a～6n、7a～7n、8a～8n…ニューラルネットワーク、9…画像メモリ素子、10…ホストコンピュータ。

出願人代理人 弁理士 坪井 淳





第 4 図